

Projet de fin du tronc commun 2008/2009

Traitement des séquences vidéo à partir d'une caméra Infrarouge sur une carte FPGA Xilinx Virtex 5

proposé par Nicolas Ngan et Eva Dokladalova
(ngann@esiee.fr, dokladae@esiee.fr)

Contexte :

Les capteurs vidéo sont la base des équipements optroniques portables (caméra vidéo par exemple). Ces capteurs vidéo nécessitent la mise en œuvre d'une chaîne de traitement vidéo pour acquérir, compenser les imperfections et améliorer la restitution.

Un compromis performance/flexibilité/coût/consommation doit être réalisé.

Pour des raisons de performance, des blocs fonctionnels de traitements vidéos sont réalisés ou prototypés sur FPGA.

Le prototypage de certains blocs de traitement peut être facilité en utilisant des outils de plus haut niveau en abstraction. L'approche **Matlab/Simulink vers VHDL** pour synthétiser sur FPGA en est un exemple.

Objectif :

Le but est de développer des blocs fonctionnels de traitement vidéo sur un FPGA Xilinx Virtex 5 en utilisant les outils de développement **SystemGenerator** et **AccelDSP** basés sur Matlab et Simulink.

Le développement sera réalisé sur une carte d'évaluation **Virtex 5 ML506** ou **ML507** (avec PowerPC)



Etapes du projet :

- Mettre en œuvre l'acquisition d'images à partir d'une caméra IR
- Mettre en œuvre la restitution vidéo (par le port VGA ou DVI)
- Mettre en œuvre des blocs de traitement d'images définies

Plus d'informations :

<http://www.xilinx.com/products/devkits/HW-V5-ML506-UNI-G.htm>

http://www.xilinx.com/ise/optional_prod/system_generator.htm

http://www.xilinx.com/ise/dsp_design_prod/acceldsp/index.htm